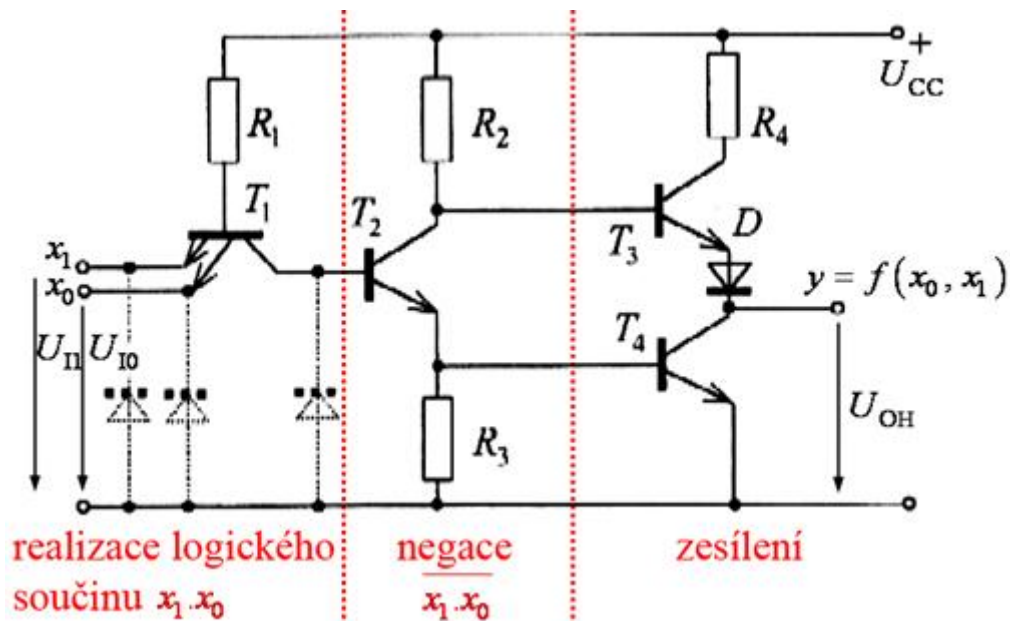


Hradlo NAND

Vzhledem k jisté „unifikovanosti“ hradel se v praxi velmi často používá pouze jeden typ hradla s tím, že ostatní hradla lze pomocí jednoho vybraného hradla realizovat také. V praxi (zejména pro účely tohoto textu) se často používá jen hradlo NAND a INVERTOR. Zapojení integrované struktury logického obvodu hradla NAND se dvěma vstupy x_0 a x_1 a jedním **výstupem** y je zobrazeno na obr. 17.



Obr. 17

Hodnoty odporů uvedených **rezistorů** jsou $R_1 = 4 \text{ k}\Omega$, $R_2 = 1,6 \text{ k}\Omega$, $R_3 = 1 \text{ k}\Omega$ a $R_4 = 130 \Omega$.

Tranzistor T_1 rozděluje proud tekoucí jeho **bází** a rezistorem o odporu R_1 . Je-li alespoň jeden ze vstupů x_0 a x_1 na úrovni logická nula (úroveň L - viz obr. 16), tj. je spojen se zemnicím vodičem, protéká zmíněný proud přes přechod báze - **emitor** tranzistoru T_1 (tento přechod je zapojen v **propustném směru**). Tranzistor T_1 je tak saturován - tj. na jeho **kolektoru** je velmi malé napětí, a tranzistor T_2 je proto uzavřen. Jeho emitorový proud je velmi malý, a proto napětí na rezistoru s odporem R_3 je také velmi malé. Tranzistor T_4 je proto uzavřen. Proud procházející rezistorem o odporu R_2 prochází i přes emitorový přechod tranzistoru T_3 a přes **diodu** D do zátěže připojené na výstup y . Tímto proudem se saturuje tranzistor T_3 a proud procházející zátěží dosáhne hodnoty I_{OH} . Napětí na zátěži dosáhne hodnoty U_{OH} , pro kterou platí

$$U_{OH} = U_{CC} - U_{s3} - U_D - I_{OH}R_4, \quad (5)$$

kde U_{s3} je saturační napětí tranzistoru T_3 (řádově 0,1 V) a U_D je napětí na diodě D (řádově 0,7 V). Přitom zanedbáme proud procházející bází tranzistoru T_3 .

Vzhledem k tomu, že

$$I_{OH} = \frac{U_{OH}}{R_x}, \quad (6)$$

kde R_x je odpor zátěže, je možné pro napětí U_{OH} definované vztahem (4) postupně psát:

$$U_{OH} = U_{CC} - U_{s3} - U_D - I_{OH}R_4 = U_{CC} - U_{s3} - U_D - \frac{U_{OH}}{R_x} R_4, \text{ odkud } U_{OH} \left(1 + \frac{R_4}{R_x} \right) = U_{CC} - U_{s3} - U_D. \text{ Dostáváme tedy}$$

$$U_{OH} = \frac{U_{CC} - U_{s3} - U_D}{1 + \frac{R_4}{R_x}} \quad (7)$$

Pro hodnoty $U_{CC} = 5 \text{ V}$ a $R_x = 1 \text{ k}\Omega$ je podle vztahu (6) $U_{OH} = 3,72 \text{ V}$. Tato hodnota leží v oblasti, ve které detekujeme na výstupu hradla úroveň odpovídající logické jedničce.

Na základě předpokládaných hodnot vstupních proměnných x_0 a x_1 jsme získali výsledek, který je ve shodě s činností hradla NAND.

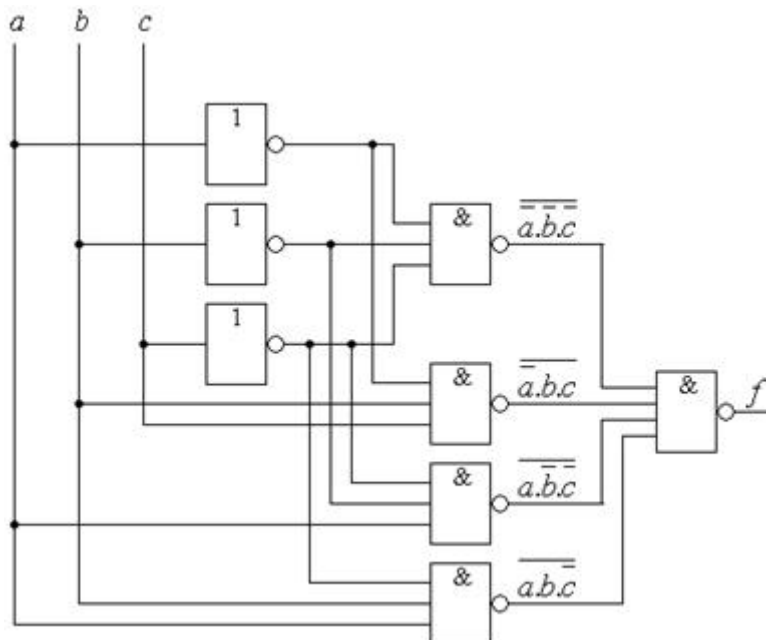
Přivedeme-li na oba vstupy x_0 a x_1 napětí vyšší než 2 V (tj. budou ve stavu logická jednička), bázový proud tranzistoru T_1 bude procházet přes kolektorový přechod na bázi tranzistoru T_2 a tranzistor T_2 se proto otevře. Napětí na bázi tranzistoru T_4 dosáhne hodnoty, při níž se tranzistor T_4 saturuje a napětí na jeho výstupu dosáhne hodnoty menší než 0,4 V. Napětí na kolektoru tranzistoru T_2 nedosahuje hodnoty nutné k průchodu bázového proudu tranzistorem T_3 - proto je tranzistor T_3 uzavřen. Diodou D a tedy i zátěží připojenou k výstupu y hradla prochází nulový proud. Na výstupu hradla je tedy nízká úroveň napětí - výstup je ve stavu logické nuly.

Tento stav je ve shodě s hodnotami vstupních proměnných x_0 a x_1 a s očekávaným výstupem hradla NAND.

Diody vyznačené ve schématu na obr. 17 tečkovaně chrání obvod při záporných vstupních napětích.

Pomocí hradel NAND je možné zapojit logické sítě libovolné [logické funkce](#). Proto je nutné minimalizovanou logickou funkci přepsat ve tvaru, v němž se vyskytuje pouze [negace](#) součinu negovaných [logických součinů](#). Do tohoto tvaru je možné [součtový tvar](#) zápis logické funkce upravit s využitím [Booleovy algebry](#).

Pomocí dvouvstupého hradla NAND lze vytvořit i hradla vícevstupá, která se v praxi často používají.



Obr. 18

Na základě tab. 6 byl vytvořen součtový tvar zápisu logické funkce f ve tvaru (4): $f = \bar{a}\bar{b}c + \bar{a}bc + a\bar{b}\bar{c} + ab\bar{c}$. Ten lze přepsat tak, aby bylo možné tuto funkci realizovat pomocí hradel NAND: $f = \bar{a}\bar{b}c + \bar{a}bc + a\bar{b}\bar{c} + ab\bar{c} = \overline{\overline{\bar{a}\bar{b}c} + \overline{\bar{a}bc} + \overline{a\bar{b}\bar{c}} + \overline{ab\bar{c}}} = \overline{\bar{a}\bar{b}c \cdot \bar{a}bc \cdot a\bar{b}\bar{c} \cdot ab\bar{c}}$ (byl použit [zákon](#) dvojité

negace a následně de Morganův zákon). Logický obvod odpovídající této funkci bude vytvořen pomocí čtyř třívstupých hradel NAND, jednoho čtyřvstupého hradla NAND a pomocí tří hradel INVERTOR (viz obr. 18).

Zůstanou-li nějaké vstupy hradla nepoužité (tj. nejsou zapojeny), zapojí se tyto nepoužité vstupy na logickou jedničku (tj. připojí se ke kladné svorce zdroje napětí U_{CC}) přes ochranný rezistor o odporu zhruba $1\text{ k}\Omega$ až $1,5\text{ k}\Omega$. Realizujeme tak vztah Booleovy algebry $a.1 = a$.

Tato situace může nastat tehdy, když potřebujeme pro určitou úlohu např. 5tívstupé hradlo NAND, které nemáme. Máme ale osmivstupé hradlo, které použijeme s tím, že tři nevyužité vstupy připojíme na logickou jedničku.

© **Encyklopedie Fyziky** (<http://fyzika.jreichl.com>); **Jaroslav Reichl, Martin Všeticka**

Licence <http://creativecommons.org/licenses/by-nc-nd/3.0/> zakazuje úpravy a komerční distribuci.